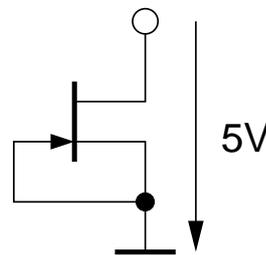


Übung 14 Elektronik I WS 07/08

1. Ein n -dotierter **Si**-Halbleiter wird mit einem Metall kontaktiert, dessen Austrittsarbeit der Elektronenaffinität des Halbleiters entspricht. Es wird an dem Übergang bei 300 K eine Diffusionsspannung von 300 mV ermittelt.
 - Wie hoch ist die Dotierung des Halbleiters?
 - Wie groß ist die Sperrschichtkapazität des Übergangs?
2. An einem J-FET mit $U_P = -3\text{ V}$ wird eine Gate-Source-Spannung $U_{GS} = -1\text{ V}$ angelegt. Welche Spannung müssen Sie mindestens zwischen Drain und Gate im Arbeitspunkt haben, damit der Transistor im Abschnürbereich arbeitet?
3. Sie wollen die Pinch-off-Spannung eines Sperrschicht-Feldeffekttransistors näherungsweise durch eine Messung der Sperrschichtkapazität bestimmen. Die Materialkonstanten, sowie die Dotierung oder U_D sind nicht bekannt. Machen Sie einen Vorschlag für ein geeignetes Messverfahren.

Hinweis: Überlegen Sie, ob durch Kurzschluss oder Leerlauf geeigneter Anschlüsse des Transistors Vereinfachungen möglich sind. Sie können annehmen, dass aufgrund der Sperrpolung der Sperrschicht ein vernachlässigbar kleiner Strom im Kanal fließt.
4. Gegeben ist der Feldeffekttransistor mit der Beschaltung in folgender Abbildung und $U_P = -3\text{ V}$.

In welchem Betriebsbereich befindet sich der Transistor?



5. Erläutern Sie die Ursache, aufgrund der
- der Kanalbereich des MOSFET an Majoritätsträgern verarmt,
 - Minoritätsträger lokal eine höhere Konzentration als Majoritätsträger besitzen (Inversion).
Woher kommen die Minoritätsträger?
 - sich der Inversionskanal des MOSFET an der Halbleiteroberfläche an der Grenze zum Oxid bildet.
6. Ein Bipolar-Transistor wird im Arbeitspunkt mit $I_{C0} = 4 \text{ mA}$ betrieben, U_T sei 26 mV . Berechnen Sie die Steilheit g_m des Transistors. Wie groß ist die Fläche des eigentlichen Transistors, wenn die maximale Stromdichte $1 \frac{\text{mA}}{\mu\text{m}^2}$ beträgt? Der Bipolar-Transistor soll jetzt bei gleichem Arbeitspunktstrom von 4 mA durch einen n -Kanal-Feldeffekttransistor gleicher Steilheit ersetzt werden. Die minimale in der Technologie realisierbare Gate-Länge beträgt $L = 2,5 \mu\text{m}$. Die SiO_2 -Oxiddicke mit $\varepsilon_r = 4$ beträgt $d_{ox} = 50 \text{ nm}$. Nehmen Sie $\mu_n = 600 \frac{\text{cm}^2}{\text{Vs}}$ an.
Wie groß wird die Fläche der Gate-Elektrode?
7. Geben Sie eine allgemeine Formel für den ortsabhängigen Spannungsabfall $U(y)$ über dem Inversionskanal des MOSFET in Abhängigkeit des Drainstrom I_D an.
Was passiert mit $U(y)$ bei drainseitiger Abschnürung? Welche Werte nimmt $U(y)$ an, wenn U_{DS} über den Wert bei drainseitiger Abschnürung erhöht wird?